

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11097401 A**

(43) Date of publication of application: **09.04.99**

(51) Int. Cl.

**H01L 21/304**

(21) Application number: **09251556**

(22) Date of filing: **17.09.97**

(71) Applicant: **HITACHI LTD**

(72) Inventor: **OTA KATSUHIRO  
HARA KOJI**

(54) **METHOD FOR CLEANING SEMICONDUCTOR  
SUBSTRATE AND MANUFACTURE OF  
SEMICONDUCTOR DEVICE USING THE METHOD**

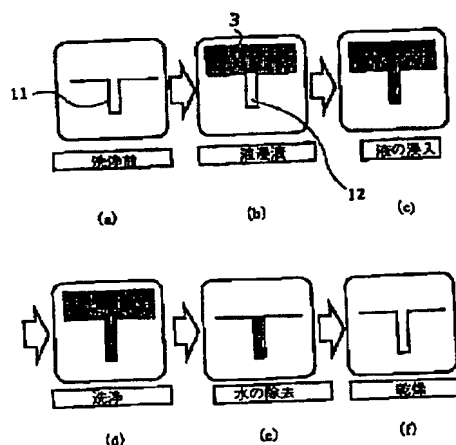
depressurization.

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To effectively clean and dry a substrate, by supplying a cleaning solution previously deaerated into a cleaning chamber and cleaning the substrate.

SOLUTION: Even when a high aspect ratio structure like a miniaturization process groove 11 is formed on the surface of a semiconductor wafer (a) by deaerating a cleaning solution and depressurizing a cleaning chamber, the air 12 in the groove melts into the cleaning solution while the groove is immersed in the cleaning solution 3, infiltration of the cleaning solution 3 into the groove 11 is promoted (b), and the cleaning solution 3 is sufficiently infiltrated to the bottom of the groove 11. After removing the cleaning solution from the semiconductor wafer by taking up the semiconductor wafer from the cleaning solution 3 or ejecting the cleaning solution from a cleaning bath, etc., (e), the drying chamber is depressurized for drying the substrate (t) Drying can be more efficiently performed by heating the water from the rear surface simultaneously with



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-97401

(43) 公開日 平成11年(1999) 4月 9日

(51) Int. Cl. <sup>6</sup>

H01L 21/304

識別記号

341

F I

H01L 21/304

341

M

341

L

審査請求 未請求 請求項の数10 O L (全7頁)

(21) 出願番号 特願平9-251556

(22) 出願日 平成9年(1997) 9月17日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 太田 勝啓

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 原 浩二

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

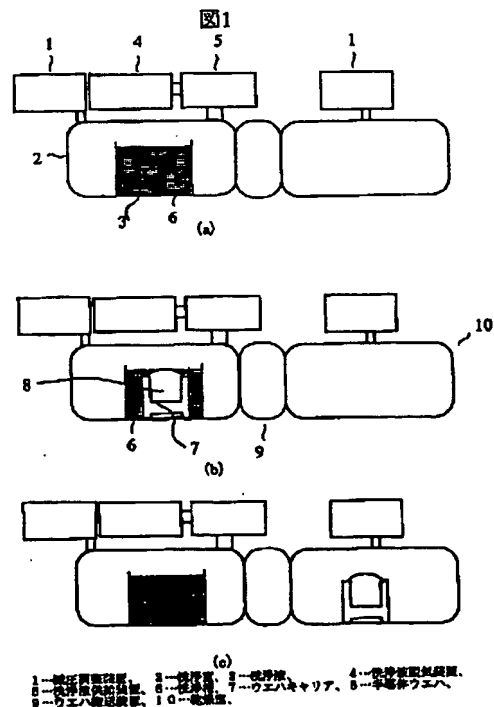
(74) 代理人 弁理士 高橋 明夫 (外1名)

(54) 【発明の名称】 半導体基板の洗浄方法及びそれを用いた半導体装置の製造方法

(57) 【要約】

【課題】 凹凸の激しい複雑な表面形状を有する半導体基板洗浄及び乾燥を効果的に行うことのできる半導体基板の洗浄方法及びそれによって半導体装置を高品質、高歩留まりで製造できる半導体装置の製造方法を提供する。

【解決手段】 半導体ウエハの表面にトレンチ孔のような高アスペクト比構造の微細加工溝11が形成された基板を洗浄するに際し、加工溝内部に残存する気泡と洗浄液とを置換するため、予め脱気した洗浄液3を、減圧した洗浄室2に供給する。その後さらに減圧して乾燥を行う。



## 【特許請求の範囲】

【請求項1】半導体基板を洗浄液で洗浄するに際し、予め脱気した洗浄液を処理室に供給して洗浄する構成として成る半導体基板の洗浄方法。

【請求項2】予め洗浄液を脱気する工程と、予め被処理基板を収容した状態で処理室内を減圧する工程と、前記脱気された洗浄液を前記減圧状態にある処理室内に供給して前記被処理基板を洗浄する工程とを有して成る半導体基板の洗浄方法。

【請求項3】洗浄液を、水または薬液で構成して成る請求項1もしくは2記載の半導体基板の洗浄方法。

【請求項4】洗浄液を、①フッ化水素酸、塩酸、硫酸、硝酸、及び酢酸を含む有機酸の少なくとも1種の酸を含む酸性溶液、②前記①の酸性溶液と過酸化水素水及びフッ化アンモニウムの少なくとも1種とを含む酸性溶液、③アンモニア水及びアミン少なくとも1種を含むアルカリ性溶液、④前記③のアルカリ性溶液と過酸化水素水及びフッ化アンモニウムの少なくとも1種とを含むアルカリ性溶液、⑤前記①もしくは②の酸性溶液と前記③もしくは④のアルカリ性溶液とを含む混合液、もしくは⑥水を

含む中性溶液で構成して成る請求項1乃至3いずれか一つに記載の半導体基板の洗浄方法。

【請求項5】洗浄液を、有機溶剤で構成して成る請求項1乃至3いずれか一つに記載の半導体基板の洗浄方法。

【請求項6】洗浄液に、面活性剤及び有機溶剤の少なくとも1種を添加剤として含有せしめて成る請求項4もしくは5記載の半導体基板の洗浄方法。

【請求項7】面活性剤を、陽イオン界面活性剤、陰イオン界面活性剤、及び両性界面活性剤の少なくとも1種で構成して成る請求項6記載の半導体基板の洗浄方法。

【請求項8】少なくとも半導体基板の洗浄工程を有する半導体装置の製造方法において、前記洗浄工程を、請求項1もしくは2記載の半導体基板の洗浄方法で構成して成る半導体装置の製造方法。

【請求項9】半導体基板が収容されるべき密閉可能な処理室と、予め洗浄液を脱気する手段と、この処理室内に前記予め脱気された洗浄液を供給する手段と、前記処理室内を減圧状態に調整する減圧手段とを備えた洗浄装置で、前記処理室内に収容された半導体基板を洗浄するように構成して成る請求項8記載の半導体装置の製造方法。

【請求項10】洗浄液を、①フッ化水素酸、塩酸、硫酸、硝酸、及び酢酸を含む有機酸の少なくとも1種の酸を含む酸性溶液、②前記①の酸性溶液と過酸化水素水及びフッ化アンモニウムの少なくとも1種とを含む酸性溶液、③アンモニア水及びアミン少なくとも1種を含むアルカリ性溶液、④前記③のアルカリ性溶液と過酸化水素水及びフッ化アンモニウムの少なくとも1種とを含むアルカリ性溶液、⑤前記①もしくは②の酸性溶液と前記③もしくは④のアルカリ性溶液とを含む混合液、もしくは

⑥水を含む中性溶液で構成して成る請求項9記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電子材料、磁性材料、光学材料、セラミックスなど多くの電子部品の製造プロセスに適用される洗浄方法（以下、通常の洗浄方法、表面処理方法等を総称して「洗浄方法」と称す）に係り、特に、半導体装置の製造工程に好適な半導体基板の洗浄方法及びそれを用いた半導体装置の製造方法に関する。

## 【0002】

【従来の技術】半導体ウエハの従来の一般的な洗浄及び乾燥は、ウエハを希釈フッ酸やアンモニアと過酸化水素水との混合液等の洗浄液に所定時間浸漬させて洗浄した後、純水によりウエハを水洗し、続いてスピンドライ（イソプロピルアルコール）ペーパー乾燥等によりウエハを乾燥する方法で行われている。

【0003】その他の洗浄方法として、洗浄槽内の洗浄液に半導体ウエハを浸漬し、その洗浄液を超音波発生装置により振動させる方法が従来より知られている（例えば、特開昭63-14434号公報に記載されている）。

【0004】この従来技術は、洗浄液中に浸漬された半導体ウエハを囲むように複数の超音波発生装置を配置して、超音波エネルギービームをウエハ主要面に対して照射し、ウエハ表面に加工された微細で深い溝内の各表面に超音波エネルギーを及ぼようにしたものである。

## 【0005】

【発明が解決しようとする課題】近年、集積回路の高密度化を図るために、半導体ウエハの主要面に対してほぼ垂直状に微細な深い溝（幅1μm以下、深さ5μm以上）をドライエッチングなどにより加工し、この溝を利用して素子分離を形成したり、キャパシタを大容量化することが試みられている。

【0006】凹凸の激しい複雑な表面形状を有する高密度半導体集積回路が形成されている半導体ウエハを薬液及び純水に単に浸漬させる洗浄方法では、その表面の深い溝状部分において薬液や純水が入れ替わり難く、洗浄効果が著しく低下する。

【0007】一方、半導体ウエハを洗浄するのに、洗浄槽内の洗浄液に半導体ウエハを浸漬し、その洗浄液を超音波発生装置により振動させる方法が従来より知られている（特開昭63-14434号公報）。この従来技術は、洗浄液中に浸漬された半導体ウエハを囲むように複数の超音波発生装置を配置して、超音波エネルギービームをウエハ主要面に対して照射し、溝内の各表面に超音波エネルギーを及ぼようにしたものである。

【0008】しかしながら、このような洗浄処理技術では、上述した半導体ウエハの溝を十分に洗浄するため、

多数の超音波発生装置が必要になるばかりか、超音波照射により半導体素子にクラック等のダメージを生じさせる恐れがある。

【0009】また、従来ドライエッチングで形成した加工溝の内部表面に犠牲酸化膜を形成した半導体ウエハをウェットエッチングして除去することにより、犠牲酸化膜とともに加工溝内部表面に付着していた汚染物を除去することが行われている。ところが、この加工溝は上記したように溝の開口部が微細で深さも深いため、エッチング液やエッチング後の洗浄液が溝内部に十分浸入せず、満足できる溝内表面処理を行うことができなかった。

【0010】また、乾燥時においても、クラウン形状等の深い溝状部やフィン形状等の羽状に代表されるスタック構造等の複雑な形状になっている部分に存在する水分は前述のスピン乾燥やIPA乾燥等の乾燥方法では十分に除去され難い。そして、洗浄及び乾燥が不十分であると、その後の薄膜形成等のプロセスにおいて膜質の劣化等の種々の不都合が生じて集積回路の信頼性に重大な悪影響を及ぼす。

【0011】本発明は、このような従来の問題点に鑑みてなされたものであり、凹凸の激しい複雑な表面形状を有する半導体ウエハの洗浄及び乾燥を効果的に行うことのできる半導体基板の洗浄方法及びそれを用いた半導体装置の製造方法を提供することにある。

#### 【0012】

【課題を解決するための手段】上記目的は次のようにして、達成される。すなわち、本発明の洗浄方法は、予め脱気した洗浄液を洗浄処理室内に供給して、例えば半導体基板の如き被処理基板を洗浄することを特徴とする。そして好ましくは、半導体基板が収容される処理室内を減圧状態にし、脱気した洗浄液を処理室内に供給して前記半導体基板の洗浄を行うことを特徴とする。

【0013】また、このような洗浄方法は、半導体基板が収容されるべき密閉可能な処理室と、予め洗浄液を脱気する手段と、この処理室内に前記予め脱気された洗浄液を供給する手段と、前記処理室内を減圧状態を調整する減圧手段とを備えた洗浄装置を用いることによって、容易に実施することができる。

【0014】上記供給される洗浄液としては、水または薬液が用いられ、例えば、①フッ化水素酸、塩酸、硫酸、硝酸、及び酢酸を含む有機酸（酢酸単独でも良い）の少なくとも1種の酸を含む酸性溶液、②前記①の酸性溶液と過酸化水素水及びフッ化アンモニウムの少なくとも1種とを含む酸性溶液、③アンモニア水及びアミン少なくとも1種を含むアルカリ性溶液、④前記③のアルカリ性溶液と過酸化水素水及びフッ化アンモニウムの少なくとも1種とを含むアルカリ性溶液、⑤前記④もしくは②の酸性溶液と前記③もしくは④のアルカリ性溶液とを含む混合液、もしくは⑥水を含む中性溶液（水単独でも良い）等、市販の周知の洗浄液が挙げられる。

【0015】さらには、上記洗浄液には、陽イオン界面活性剤、陰イオン界面活性剤、両性界面活性剤など市販の界面活性剤、有機溶剤、もしくはこれら界面活性剤と有機溶剤の混合物等の添加剤を併用することもできる。

#### 【0016】

【発明の実施の形態】図1に示した基本概念図に従い本発明の概要を説明する。まず、図1(a)に示す減圧調整装置1にて予め洗浄室2を減圧し、次に洗浄液3を洗浄液脱気装置4に供給して洗浄液を脱気し、供給装置5を介して洗浄槽6に供給する。その後、図1(b)に示すようにウエハキャリア7に収納された半導体ウエハ8を洗浄槽6に浸漬して洗浄する。次に、ウエハ搬送装置9にて半導体ウエハを乾燥室10に搬送し、乾燥室で減圧して乾燥を行う。乾燥室10は、減圧調整装置1で所定圧力に減圧される。

#### 【0017】次に、本発明の他の洗浄方法として図2

(a)に概念図を示すように、予め減圧調整装置1にて洗浄室2を減圧し、次に洗浄液3を洗浄液脱気装置4に供給して脱気してから、脱気された洗浄液3を洗浄室に供給する。図2(b)に示すようにウエハキャリア7に収納された半導体ウエハ8を洗浄槽6に浸漬して洗浄する。その後、洗浄液を排液した後、図(c)に示すように、減圧調整装置1にて洗浄室2を再度減圧し乾燥を行う方法もある。

【0018】なお、図1及び図2は本発明の一例を示したにすぎず、図示していないが、1枚1枚ウエハの洗浄を行う枚葉式洗浄装置にも適応できることは言うまでもない。

【0019】本発明は、図3(a)に示す半導体ウエハの表面に微細化加工溝11のような高アスペクト比構造が形成されていても、洗浄液の脱気及び洗浄室内を700～200 Torr程度に減圧することにより、基板表面の微細加工溝内の空気12が図3(b)に示すように洗浄液3に浸漬中に、洗浄液に溶解し、上記微細溝11内への洗浄液3の浸入が促進されて、図3(d)に示すように、微細加工溝11内の底部まで洗浄液3が十分浸入するように構成されている。そして、図3(e)に示すように、洗浄液3からの半導体ウエハの引き上げを行う、あるいは洗浄槽からの洗浄液の排出等、半導体ウエハから洗浄液を除いた後、図3(f)に示すように、乾燥室内を10 m Torr程度に減圧にし、乾燥を行う。なお、減圧と同時にウエハ裏面から加熱を行うことにより、さらに効率よく乾燥を行うことができる。

【0020】本発明により、微細加工溝内部に付着した異物をより確実に除去ができ、さらに、「発明が解決しようとする課題」で述べたようにキャパシタ形成時の酸化膜除去が容易となるため、半導体ウエハにおける品質や歩留まり向上を図ることが可能な半導体ウエハの洗浄方法及びこのような洗浄方法を用いた半導体装置の製造方法を提供することができる。

## 【0021】

【実施例】以下、図面を用いて本発明の代表的な実施例について説明する。

〈実施例1〉図4(a)に洗浄評価用サンプルの概略図及び図4(b)にその断面の概略図を示す。半導体ウエハに設けた微細加工溝内部に吸着したFeに対する洗浄効果を以下の手順により確認した。洗浄評価用サンプル(ウエハ)13は、Si基板14上にポリSi15を成膜し、ポリSiに孔の開口径0.5μm、深さ2μmの微細加工溝11が形成されているものである。

【0022】上記洗浄評価用ウエハにFeイオンを吸着させるために以下のことを行った。アンモニアと過酸化水素水と超純水の混合溶液(ただし、溶液がpH=11となるように混合比を調製)にFeイオンを滴下し、50度に加熱した。次に、洗浄評価用ウエハをその混合溶液に24時間浸漬及び20分間水洗を行った。その後IPAベーパー乾燥装置で20分間乾燥して、Feイオンが吸着した洗浄評価用サンプルを作成した。

〈表1〉

項目 洗浄条件	洗浄評価用サンプル内Fe吸着残留量 (ppb)	
	本発明	従来方法
洗浄前	10~20	10~20
洗浄後	検出下限値以下 (0.4以下)	1.9~2.5

【0027】〈実施例2〉半導体製造工程の内、Alを使用した一般的な配線の形成工程(例えば特開平5-3255号公報に記載)に本発明を実施した例を示す。

【0028】図5に、半導体基板の断面の概略図を示す。図5(a)における符号14はSi基板、16はSi基板14の表面に形成された酸化膜、17はAl電極、18~20は層間絶縁層であって、本実施例では、CVD(化学的気相蒸着)法により形成されたSiO<sub>2</sub>膜18(膜厚2000Å)、SOG膜19(膜厚600~1200Å)、CVD法により形成されたSiO<sub>2</sub>膜20(膜厚2000Å)の3層構造からなるものとした。

【0029】図5(a)に示すように、フルオロカーボン系のCF<sub>4</sub>、C<sub>2</sub>F<sub>6</sub>等を使用してドライエッチングによって層間絶縁膜層に孔の開口径が1.2μmのスルーホール21を形成して、半導体基板上のAl電極17を露出させる。

【0030】次に、半導体基板を本発明により、例えば80度の有機アルカリ液からなる処理液で15分間洗浄し、ドライエッチングの際に生成した図5(b)に示す副生成物22を除去した。次に、20分間水洗を行った。

【0031】次に、スルーホール21内部に水分が浸入

【0023】そして、洗浄評価用サンプルに吸着したFeイオンを測定するために、洗浄評価用サンプルを100度のお湯の中に30分間浸漬し、そのお湯を採取し原子吸光分析装置にて評価用サンプル内のFe吸着残留量を測定した。

【0024】このウエハ13を図2に示す本発明による洗浄方法と例えば、特開昭63-14434号公報に示される従来の洗浄方法で洗浄を行った。洗浄液は、フッ酸と過酸化水素水と超純水の混合洗浄溶液(ただし、溶液がpH=3となるように混合比を調製)を用意した。

【0025】本発明及び従来の洗浄方法で洗浄した各25枚の洗浄評価用サンプル内のFe吸着残留量の測定結果を表1に示す。本発明では、どのサンプルにも測定装置のFeイオンの検出下限値以下(0.4ppb以下)となった。しかし、従来の洗浄方法では、Feイオンが検出され、本発明の洗浄効果の優位さが示された。

## 【0026】

【表1】

しているので、本発明にて10mTorr程度の雰囲気中で乾燥した。この状態においてスルーホール21より露出させたAl電極17には、実施例1で行った従来の洗浄方法では生じた薄いアルミナAl<sub>2</sub>O<sub>3</sub>などの絶縁物の生成が見られなかった。次に、Arスパッタ処理などを行う。

【0032】さらに、図5(c)に示すように、多層化するためにAl電極17上を含む基板表面にAl配線層17'を形成し、これをパターン化してAl電極17につながる配線を形成する場合には上述した同様の要領に従えばよい。

【0033】以上の工程で配線を形成した後に、各配線層の接続状況について調査した。その結果、配線層の接触抵抗は従来の接続に比較してきわめて小さくなり、不良率が従来方法と比較して5%減少した。したがって、本発明により半導体を高品質、高歩留まりで製造することができた。

【0034】〈実施例3〉半導体装置の製造工程の内、Cuを使用した一般的な配線の形成工程(例えば特開平6-326101号公報に記載)に本発明を実施した。図6は、その時の半導体装置の製造工程例を示す断面図である。

【0035】図6(a)に示すように、拡散層等を有す

る(図示省略)半導体基板23上に、絶縁膜(例えばBPSG膜24(ボロン・リン・シリケートガラス))をCVD法により形成する。続いて、その上にスパッタ法により、Ti膜25を、その上にTiN膜26を形成し、さらにその上にCu膜27を堆積する。

【0036】次いで、図6(b)のように、前記構造の上にレジスト28を塗布し、周知のホトリソグラフィ・エッチング技術にてパターンニングする。続いて、図6

(c)に示すように、そのレジスト28をマスクにして前記Cu膜、TiN膜、Ti膜をパターンニングする。つまり配線となる部分以外をエッチング除去する。

【0037】次いで、図6(d)のように、前記レジスト28を除去した後、フッ酸と過酸化水素水と超純水の混合洗浄液(ただし、溶液がpH=3となるように混合比を調整)を実施例1で述べた本発明の洗浄方法に従って脱気し、減圧した洗浄室に供給して洗浄を行った。

【0038】次に、図6(e)に示すCVD法により前記工程で残ったTi膜、TiN膜、Cu膜の3層構造の配線部分をW膜29で被覆する。次いで、図6(f)のように、全体をパッシベーション膜30(例えばTiN膜)をCVD法で形成し、配線部分を主体とした構造を完成させた。

【0039】従来の洗浄装置(実施例2に示した方法)と比較して、本発明の洗浄方法を適用した半導体装置の製造方法により、不良率が5%減少し半導体装置を高品質、高歩留まりで製造することができた。

【0040】

【発明の効果】以上詳述したように本発明により、所期の目的を達成することができた。すなわち、脱気した洗浄液を減圧した洗浄室に供給することにより、凹凸の激しい複雑な表面形状を有する半導体ウエハに容易に洗浄液が浸入し、洗浄及び乾燥を効果的に行うことができ

る。また、本発明が、半導体ウエハの洗浄のみならず、薄膜デバイス、ディスク等の基板の洗浄に適用できることは言うまでもない。

【図面の簡単な説明】

【図1】本発明の基本概念を説明する洗浄方法のブロック図である。

【図2】本発明の基本概念の一例を示す他の洗浄方法のブロック図である。

【図3】微細加工溝内部への洗浄液の浸入及び乾燥を模式的に示す概略図である。

【図4】洗浄評価用サンプルの概略図である。

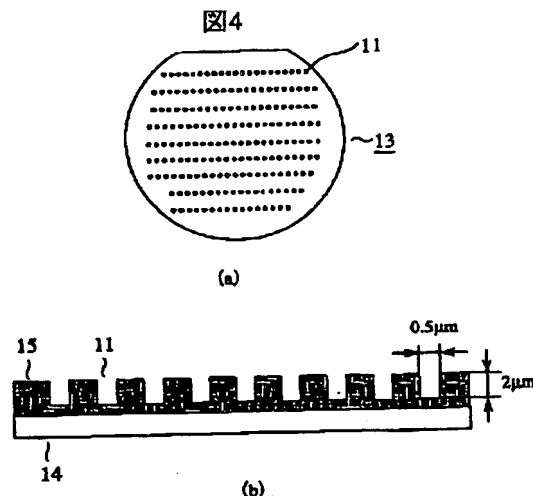
【図5】半導体装置の製造工程の内、Alを使用した配線工程に本発明を実施したときの半導体装置の断面工程図である。

【図6】半導体装置の製造工程の内、Cuを使用した配線工程に本発明を実施したときの半導体装置の断面工程図である。

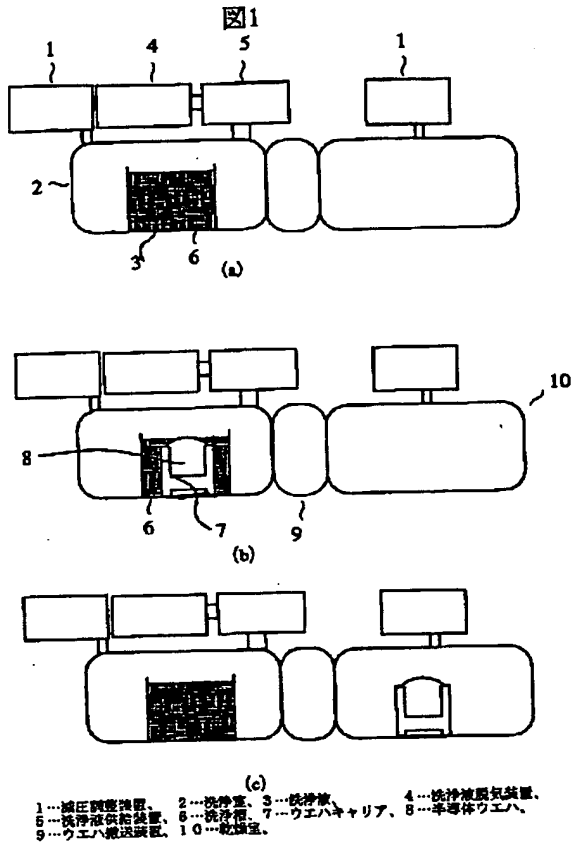
【符号の説明】

1…減圧調整装置、2…洗浄室、3…洗浄液、4…洗浄液脱気装置、5…洗浄液供給装置、6…洗浄槽、7…ウエハキャリア、8…半導体ウエハ、9…ウエハ搬送装置、10…乾燥室、11…微細加工溝部、12…空気、13…洗浄評価用サンプル、14…Si基板、15…ポリSi、16…酸化膜、17…Al電極、17'…Al配線層、18…SiO<sub>2</sub>膜、19…SOG膜、20…SiO<sub>2</sub>膜、21…スルーホール、22…副生成物、23…半導体基板、24…BPSG膜、25…Ti膜、26…TiN膜、27…Cu膜、28…レジスト、29…W膜、30…パッシベーション膜。

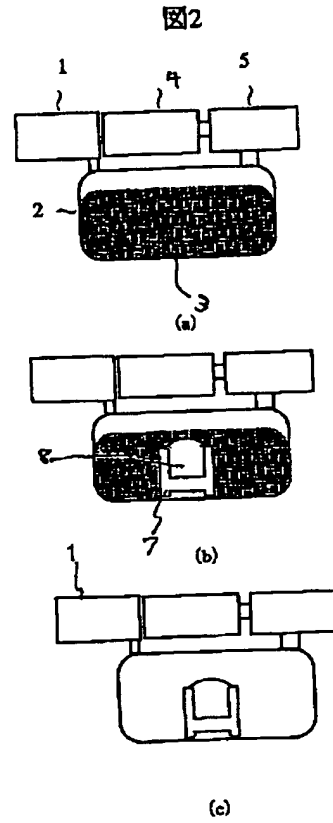
【図4】



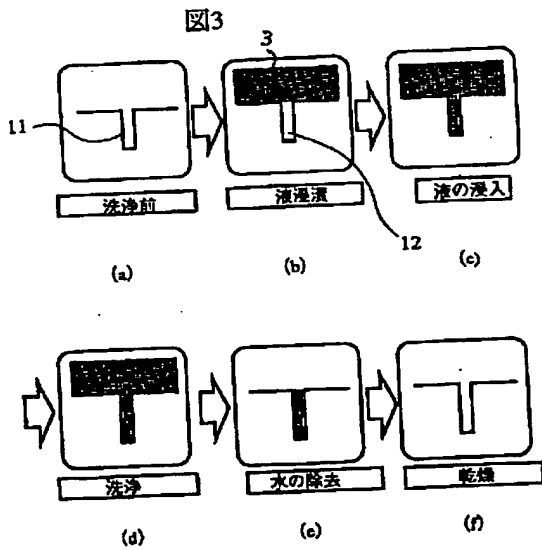
【図 1】



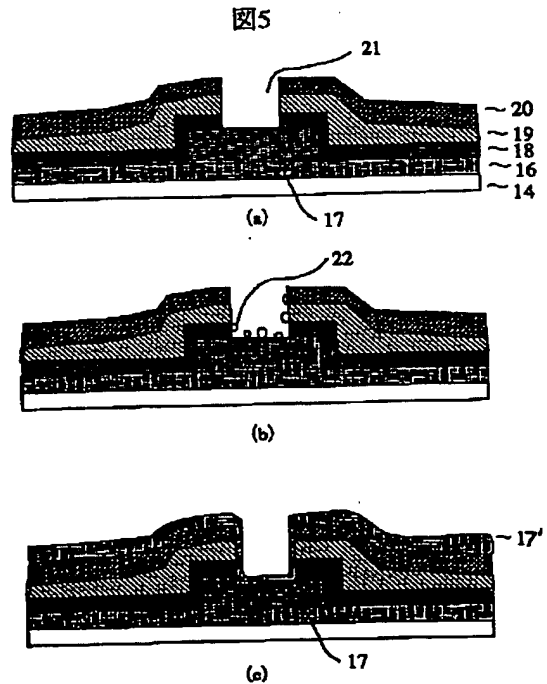
【図 2】



【図 3】



【図 5】



【図 6】

